

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-344280  
 (43)Date of publication of application : 29.11.2002

(51)Int.Cl. H03H 9/17  
 H01L 41/08  
 H01L 41/18  
 H01L 41/22  
 H03H 3/04  
 H03H 9/02

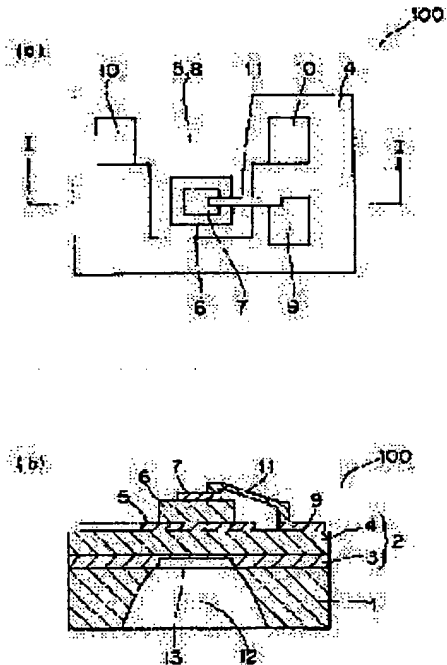
(21)Application number : 2001-148997 (71)Applicant : MITSUBISHI ELECTRIC CORP  
 (22)Date of filing : 18.05.2001 (72)Inventor : YAMADA AKIRA  
 MAEDA CHISAKO  
 MIYASHITA SHOJI  
 MISU KOICHIRO  
 NOZAKI AYUMI

## (54) PIEZOELECTRIC THIN-FILM ELEMENT AND MANUFACTURING METHOD

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a piezoelectric thin-film element having a small loss, and small variations in element characteristics and is capable of minute regulation of the resonance frequency, and to provide its manufacturing method.

**SOLUTION:** The piezoelectric thin-film element is made to oscillated by applying a field to its piezoelectric film; the piezoelectric thin-film element includes a recessed part, in which the rear face of a support film under the piezoelectric film is exposed, by removing a part of the substrate from the rear face of the substrate; and then the resonance frequency of the piezoelectric thin-film element is regulated, by reducing the film thickness of the support film which is exposed in the recessed part.



### LEGAL STATUS

- [Date of request for examination]
- [Date of sending the examiner's decision of rejection]
- [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
- [Date of final disposal for application]
- [Patent number]

BEST AVAILABLE COPY

[0030] Next, a supporting substrate 2 is formed on the front surface of the substrate 1. The supporting substrate 2 consists of a silicon nitride film 3 and silicon oxide film 4. A silicon nitride film 3 uses silane gas and ammonia gas as materials, and is formed by the plasma-CVD method, which has a membrane formation temperature at about 300 degrees.C. The thickness of the silicon nitride film 3 is about 200nm. This silicon nitride film 3 works as an etching stopper layer used at the time of etching of the substrate 1 mentioned later. To acidic solutions other than fluoric acid, silicon nitride of silicon oxide is more preferable to other solutions as an etching stopper layer in a supporting substrate 2 in view of chemical resistance and the ease of manufacturing.

15

[0044] On the other hand, as described hereinafter in the second embodiment of the present invention, when alkali solutions including organic alkali such as aqueous ammonia and a potassium hydroxide, and inorganic alkali water solutions, such as diethylamine, dimethyl-emin, and tetramethylammonium hydroxide, are used for etching of the substrate, single crystal silicon is used as a substrate using the crystal anisotropy of a silicon single crystal, it is accurate and can etch into a high speed. In this case, as an etching stopper layer, a silicon nitride, silicon oxide, and boron dope silicon are preferred. Further, formation of the thinning section can increase an etching rate, if reactant ion milling of the etching stopper layer is carried out by using carbon fluoride system gas, such as CF<sub>4</sub>, C<sub>2</sub>F<sub>6</sub>, and CHF<sub>3</sub> which are mixed with oxygen.

30

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-344280  
(P2002-344280A)

(43) 公開日 平成14年11月29日 (2002. 11. 29)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームコード* (参考)
H 0 3 H	9/17	H 0 3 H 9/17	F 5 J 1 0 8
H 0 1 L	41/08	3/04	B
	41/18	9/02	M
	41/22	H 0 1 L 41/08	D
H 0 3 H	3/04	41/18	1 0 1 Z

審査請求 未請求 請求項の数13 O L (全 10 頁) 最終頁に続く

(21) 出願番号 特願2001-148997(P2001-148997)

(22) 出願日 平成13年5月18日 (2001. 5. 18)

(71) 出願人 00006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 山田 朗

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72) 発明者 前田 智佐子

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(74) 代理人 100082144

弁理士 青山 葆 (外2名)

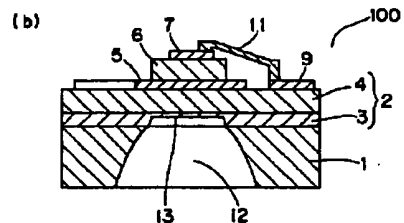
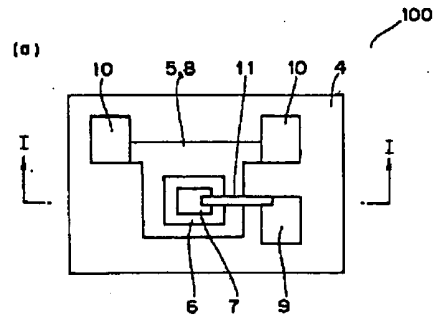
最終頁に続く

(54) 【発明の名称】 圧電薄膜素子とその製造方法

(57) 【要約】

【課題】 損失が小さく、素子特性のばらつきの少ない、共振周波数の微調整が可能な圧電薄膜素子及びその製造方法の提供する。

【解決手段】 圧電体膜に電界を加えて振動させる圧電薄膜素子が、基板の裏面から基板を除去して圧電体膜の下方の支持膜の裏面を露出させた凹部を含み、凹部内に露出した支持膜の膜厚を減じて圧電薄膜素子の共振周波数を調整する。



【特許請求の範囲】  
 【請求項1】 圧電体膜に電界を加えて振動させる圧電薄膜素子であって、  
 表面と裏面とを備えた基板と、  
 該基板の表面上に設けられた支持膜と、  
 該支持膜上に順次設けられた下部電極、圧電体膜及び上部電極と、  
 該基板の裏面から該基板を除去し、該圧電体膜の下方の該支持膜の裏面を露出させた凹部とを含み、  
 圧電薄膜素子の共振周波数が所望の周波数となるように、該凹部内に露出した該支持膜の膜厚が減じられたことを特徴とする圧電薄膜素子。  
 【請求項2】 上記支持膜と上記下部電極との間に絶縁膜が設けられたことを特徴とする請求項1に記載の圧電薄膜素子。  
 【請求項3】 上記支持膜が、上記基板を裏面からエッチングして上記凹部を形成する場合、エッチングストップ膜であることを特徴とする請求項1又は2に記載の圧電薄膜素子。  
 【請求項4】 上記支持膜が、上記凹部内に一部が露出した第1支持膜と、その上に積層された第2支持膜とを含み、  
 該第1支持膜が、シリコン窒化物、シリコン酸化物、アルミニウム酸化物、シリコン炭化物、グラファイト、炭素を基体とする材料、タンタル酸化物、マグネシウム酸化物、及びホウ素が $10^{18}$ 個/cm<sup>3</sup>以上ドーピングされたシリコンからなる群から選択される1の材料からなり、  
 該第2支持膜が、シリコン窒化物、シリコン酸化物、アルミニウム酸化物、シリコン炭化物、炭素を基体とする材料、タンタル酸化物、マグネシウム酸化物からなる群から選択される1の材料からなることを特徴とする請求項1に記載の圧電薄膜素子。  
 【請求項5】 上記基板が、シリコン基板及び砒化ガリウムから選択される1の基板であり、  
 上記支持膜が、シリコン窒化膜及びシリコン酸化膜から選択される1の膜であることを特徴とする請求項1に記載の圧電薄膜素子。  
 【請求項6】 上記絶縁膜が、シリコン酸化膜であることを特徴とする請求項2に記載の圧電薄膜素子。  
 【請求項7】 上記圧電体膜が、チタン酸鉛、ジルコン酸チタン酸鉛、酸化亜鉛、窒化アルミニウム、ニオブ酸リチウム、タンタル酸リチウム、ニオブ酸カリウムからなる群から選択される1の材料からなることを特徴とする請求項1に記載の圧電薄膜素子。  
 【請求項8】 上記圧電体膜が、下記式(1)  
 式(1)： $(PbO)_a \cdot (CaO)_b \cdot (TiO_2)_c \cdot (La_2O_3)_d$   
 但し、 $0.35 \leq a \leq 0.49$ 、  
 $0.00 \leq b \leq 0.12$ 、

$0.46 \leq c \leq 0.49$ 、  
 $0.02 \leq d \leq 0.09$ 、  
 $a + b + c + d = 1$   
 で表される材料からなることを特徴とする請求項1に記載の圧電薄膜素子。  
 【請求項9】 上記下部電極が、イリジウムを主成分とする材料からなり、上記上部電極が、パラジウムを主成分とする材料からなることを特徴とする請求項1に記載の圧電薄膜素子。  
 【請求項10】 圧電体膜に電界を加えて振動させる圧電薄膜素子の製造方法であって、  
 表面と裏面とを備えた基板を準備する工程と、  
 該基板の表面上に、支持膜を形成する工程と、  
 該支持膜上に、下部電極、圧電体膜及び上部電極を順次形成する工程と、  
 該基板の裏面から該基板を除去して凹部を形成し、該圧電体膜の下方の該支持膜の裏面を露出させる凹部形成工程と、  
 圧電薄膜素子の共振周波数が所定の周波数となるように、該凹部内に露出した該支持膜をエッチングして該支持膜の膜厚を減じる調整工程とを含むことを特徴とする圧電薄膜素子の製造方法。  
 【請求項11】 更に、支持膜の形成後に、該支持膜上に絶縁膜を形成する工程を含むことを特徴とする請求項10に記載の製造方法。  
 【請求項12】 上記凹部形成工程が、シリコン単結晶からなる上記基板を、エッチング液を用いてウエットエッチングする工程であり、  
 上記調整工程が、シリコン酸化膜、シリコン窒化膜及びホウ素がドーピングされたシリコン膜から選択された1の膜からなる上記支持膜を、弗化物系ガスと酸素ガスとを含むエッチングガスを用いてドライエッチングする工程であることを特徴とする請求項10又は11に記載の製造方法。  
 【請求項13】 上記凹部形成工程が、砒化ガリウム単結晶からなる上記基板を、エッチング液を用いてウエットエッチングする工程であり、  
 上記調整工程が、シリコン酸化膜、シリコン窒化膜及びホウ素がドーピングされたシリコン膜から選択された1の膜からなる上記支持膜を、弗化物系ガスと酸素ガスとを含むエッチングガスを用いてドライエッチングする工程であることを特徴とする請求項10又は11に記載の製造方法。  
 【発明の詳細な説明】  
 【0001】  
 【発明の属する技術分野】本発明は、バルク波を用いた圧電薄膜素子及びその製造方法に関し、特に、バルク波の共振周波数の調整が可能な圧電薄膜素子及びその製造方法に関する。  
 【0002】

【従来の技術】圧電体の体積振動、特に厚み振動を用いたバルク超音波型の圧電薄膜素子では、共振周波数が圧電体を含む動作部の膜厚に依存する。このため、動作部の膜厚を増減することにより、共振振動数の調整が行なわれている。

【0003】図4は、特公平1-31728号公報に記載された圧電薄膜素子の一例であり、全体が200で示される圧電薄膜素子の断面図である。圧電薄膜素子200は、シリコン基板201を含む。シリコン基板201の表面上には、シリコン酸化膜202が設けられている。シリコン酸化膜202上には、アルミニウムからなる下部電極203と上部電極204に挟まれ、ZnOからなる圧電体薄膜205が設けられている。また、シリコン基板201の裏面には、圧電体薄膜205の下方の領域に凹部206が設けられている。凹部206は、シリコン基板201を裏面からエッチングして、シリコン酸化膜202の裏面が露出するように形成される。更に、凹部206の表面を覆うように、例えばアルミニウムからなる周波数調整用膜207が設けられている。

【0004】圧電薄膜素子200の共振周波数は、凹部206の底部のシリコン基板201、下部電極203、圧電体薄膜205、上部電極204及び周波数調整用膜207（動作部）の膜厚に依存するが、共振周波数が所望の値になるように、動作層の膜厚を最初から制御することは困難であった。そこで、一旦、図4のような圧電薄膜素子200を作製して共振周波数を測定した後、周波数調整用膜207を裏面からエッチングして周波数調整用膜207の膜厚を減じ、共振周波数の微調整を行い、所望の共振周波数を有する圧電薄膜素子200を得ていた。

【0005】

【発明が解決しようとする課題】しかし、圧電薄膜素子200では、下部電極203、上部電極204、圧電体薄膜205が既に表面上に形成されたシリコン酸化膜202の裏面に周波数調整用膜207が形成されるため、周波数調整用膜207の成膜温度等の成膜条件が制限されていた。このため、例えば振動損失のような機械的損失等の小さい緻密な周波数調整用膜207の作製が困難であり、素子特性の低下の原因となっていた。また、周波数調整用膜207を凹部206内に形成するために、膜厚の制御が困難であるとともに膜厚分布も均一ではなく、素子間で素子特性のばらつきが生じていた。更に、周波数調整用膜207の膜応力により動作部が変形し、素子特性が変化することもあった。

【0006】そこで、本発明は、損失が小さく、素子特性のばらつきの少ない、共振周波数の微調整が可能な圧電薄膜素子及びその製造方法の提供を目的とする。

【0007】

【課題を解決するための手段】本発明は、圧電体膜に電界を加えて振動させる圧電薄膜素子であって、表面と裏

面とを備えた基板と、該基板の表面上に設けられた支持膜と、該支持膜上に順次設けられた下部電極、圧電体膜及び上部電極と、該基板の裏面から該基板を除去し、該圧電体膜の下方の該支持膜の裏面を露出させた凹部とを含み、圧電薄膜素子の共振周波数が所望の周波数となるように、該凹部内に露出した該支持膜の膜厚が減じられたことを特徴とする圧電薄膜素子である。かかる圧電薄膜素子では、損失を低く抑え、素子特性のばらつきを小さくしながら、所望の共振周波数を有する圧電薄膜素子を得ることができる。

【0008】上記支持膜と上記下部電極との間に絶縁膜が設けられても構わない。下部電極と基板との間に絶縁性を担保するためである。

【0009】上記支持膜は、上記基板を裏面からエッチングして上記凹部を形成する場合の、エッチングストップ膜であることが好ましい。

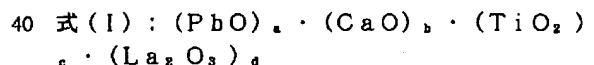
【0010】上記支持膜が、上記凹部内に一部が露出した第1支持膜と、その上に積層された第2支持膜とを含み、該第1支持膜が、シリコン窒化物、シリコン酸化物、アルミニウム酸化物、シリコン炭化物、グラファイト、炭素を基体とする材料、タンタル酸化物、マグネシウム酸化物、及びホウ素が $10^{18}$  /  $\text{cm}^3$  個以上ドーブされたシリコンからなる群から選択される1の材料からなり、該第2支持膜が、シリコン窒化物、シリコン酸化物、アルミニウム酸化物、シリコン炭化物、炭素を基体とする材料、タンタル酸化物、マグネシウム酸化物からなる群から選択される1の材料からなることが好ましい。

【0011】上記基板が、シリコン基板及び砒化ガリウムから選択される1の基板であり、上記支持膜が、シリコン窒化膜及びシリコン酸化膜から選択される1の膜であることが好ましい。

【0012】上記絶縁膜は、シリコン酸化膜であることが好ましい。

【0013】上記圧電体膜が、チタン酸鉛、ジルコン酸チタン酸鉛、酸化亜鉛、窒化アルミニウム、ニオブ酸リチウム、タンタル酸リチウム、ニオブ酸カリウムからなる群から選択される1の材料からなることが好ましい。

【0014】上記圧電体膜は、下記式(1)



但し、 $0.35 \leq a \leq 0.49$ 、

$0.00 \leq b \leq 0.12$ 、

$0.46 \leq c \leq 0.49$ 、

$0.02 \leq d \leq 0.09$ 、

$a + b + c + d = 1$

で表される材料からなることが好ましい。かかる材料を用いることにより、圧電薄膜素子の損失の低下を防止できる。また、良好な電気機械結合係数を得ることができる。

【0015】上記下部電極が、イリジウムを主成分とする材料からなり、上記上部電極が、パラジウムを主成分とする材料からなることが好ましい。高温酸化雰囲気においても反応しにくく、また、圧電体膜との間の反応も防止できるからである。

【0016】また、本発明は、圧電体膜に電界を加えて振動させる圧電薄膜素子の製造方法であって、表面と裏面とを備えた基板を準備する工程と、該基板の表面上に、支持膜を形成する工程と、該支持膜上に、下部電極、圧電体膜及び上部電極を順次形成する工程と、該基板の裏面から該基板を除去して凹部を形成し、該圧電体膜の下方の該支持膜の裏面を露出させる凹部形成工程と、圧電薄膜素子の共振周波数が所定の周波数となるように、該凹部内に露出した該支持膜をエッチングして該支持膜の膜厚を減じる調整工程とを含むことを特徴とする圧電薄膜素子の製造方法でもある。かかる製造方法では、従来の方法に比べて、製造工程の増加を抑えながら共振周波数の調整を行うことができる。従って、製造コストを抑えながら、所望の共振周波数を有する圧電薄膜素子の製造が可能となる。

【0017】更に、支持膜の形成後に、該支持膜上に絶縁膜を形成する工程を含むものであっても良い。

【0018】上記凹部形成工程が、シリコン単結晶からなる上記基板を、エッチング液を用いてウエットエッチングする工程であり、上記調整工程が、シリコン酸化膜、シリコン窒化膜及びホウ素がドーブされたシリコン膜から選択された1の膜からなる上記支持膜を、弗化物系ガスと酸素ガスとを含むエッチングガスを用いてドライエッチングする工程であることが好ましい。シリコン基板を用いる場合には、かかる工程を用いることで、迅速かつ高精度なエッチングを行うことができる。

【0019】上記凹部形成工程が、砒化ガリウム単結晶からなる上記基板を、エッチング液を用いてウエットエッチングする工程であり、上記調整工程が、シリコン酸化膜、シリコン窒化膜及びホウ素がドーブされたシリコン膜から選択された1の膜からなる上記支持膜を、弗化物系ガスと酸素ガスとを含むエッチングガスを用いてドライエッチングする工程であることが好ましい。砒化ガリウム基板を用いる場合には、かかる工程を用いることで、迅速かつ高精度なエッチングを行うことができる。

【0020】

【発明の実施の形態】実施の形態1。図1に、全体が100で示される、本実施の形態にかかる圧電薄膜素子を示す。図1(a)は、圧電薄膜素子100の上面図であり、図1(b)は、図1(a)の1-1線に沿った断面図である。

【0021】図1(a)(b)に示すように、圧電薄膜素子100は、面方位が<100>である砒化ガリウムの単結晶基板1を含む。基板1は、表面と裏面とを備え、表面上に支持体2が設けられている。支持体2は、

基板の表面に設けられた窒化シリコン膜3と、窒化シリコン膜3上に設けられた酸化シリコン膜4とを含む。窒化シリコン膜3の代わりに、シリコン酸化物、アルミニウム酸化物、シリコン炭化物、グラファイトおよびダイヤモンドやダイヤモンドライクカーボンなどの炭素を基体とした材料、タンタル酸化物、マグネシウム酸化物などを主体とする材料を用いても良い。また、酸化シリコン膜4の代わりに、シリコン窒化物、アルミニウム酸化物、シリコン炭化物、ダイヤモンドやダイヤモンドライクカーボンなどの絶縁性の炭素を基体とした材料、タンタル酸化物、マグネシウム酸化物を主体とした材料を用いても良い。なお、支持体2は、単一の膜から形成しても良いし、更に、各膜の熱膨張係数の差を緩和するために、熱膨張の差を緩和する調整層を設けても構わない。但し、下部薄膜電極5に接する層は、絶縁性材料であることが必要である。

【0022】酸化シリコン膜4上には、密着膜として膜厚約50nmのチタン層、主電極膜として膜厚約200nmのイリジウム層の2層構造からなる下部薄膜電極5が設けられている。また、同じ2層構造からなる上部電極用パッド部9と下部電極用パッド部10が設けられている。下部薄膜電極5の主電極膜は、圧電薄膜の形成は高温酸化雰囲気において行われる場合が多く、このような環境においても酸化等が生じにくい材質が好ましい。例えば、白金、金、イリジウム、パラジウムなどの貴金属が適しているが、中でも、上記イリジウムは、Pbを含有する圧電体材料と反応が起りにくく好適である。

【0023】下部薄膜電極5上には、チタン酸鉛からなる圧電体薄膜6が設けられている。圧電体薄膜6は、その組成が、例えば $0.45 \cdot \text{PbO} - 0.03 \cdot \text{CaO} - 0.48 \cdot \text{TiO}_2 - 0.04 \cdot \text{La}_2\text{O}_3$ で表される圧電材料からなる。圧電体薄膜6の膜厚は約1 $\mu\text{m}$ である。圧電体薄膜6には、この他に、チタン酸鉛、ジルコン酸チタン酸鉛、酸化亜鉛、窒化アルミニウム、ニオブ酸リチウム、タンタル酸リチウム、ニオブ酸カリウムなどを用いても良い。

【0024】なお、圧電特性の内、高い電気機械結合係数と低損失特性を併せ持つ材質としては、

式(1)： $(\text{PbO})_a \cdot (\text{CaO})_b \cdot (\text{TiO}_2)_c$

$\cdot (\text{La}_2\text{O}_3)_d$

但し、 $0.35 \leq a \leq 0.49$ 、

$0.00 \leq b \leq 0.12$ 、

$0.46 \leq c \leq 0.49$ 、

$0.02 \leq d \leq 0.09$ 、

$a + b + c + d = 1$

で表される材料を用いることが好ましい。

【0025】実質的にペロブスカイト型構造のチタン酸鉛を主な構造とする式(1)の材料において、組成中の $\text{La}_2\text{O}_3$ が0.02よりも小さい場合には、薄膜中に微細孔が発生して、密度が低下し、損失の増大を招く。

また、0.09よりも大きい場合には、圧電性を失うキューリー点が低温化し、室温付近での特性変化が大きくなるため好ましくない。

【0026】一方、CaOが、0.12よりも大きくなると、電気機械結合係数が低下し、好ましくない。また、PbOあるいはTiO<sub>2</sub>においても、上記組成範囲を越えると、電気機械結合係数、損失値が劣化し好ましくない。なお、かかる式(1)の材料については、実施の形態4で更に詳しく述べる。

【0027】圧電体薄膜6上には、密着層として膜厚が約30nmのチタン層、主電気伝導層として膜厚が約70のパラジウム層の2層構造からなる上部薄膜電極7が設けられている。上部薄膜電極7は、軽量で、電気伝導性が高いことが好ましい。また、多くの場合、素子上には保護膜が形成されるため、ある程度の耐湿性があることが望ましい。例えば、アルミニウム、銀、パラジウムなどが適しており、中でも上記パラジウムは軽量、かつ貴金属の一種であるため耐食性が高く好適である。

【0028】上部薄膜電極7と上部電極用パッド部9との間は、金からなる架橋部11で電気的に接続されている。

【0029】次に、圧電薄膜素子100の製造方法について説明する。まず、面方位が<100>である砒化ガリウムの単結晶基板1が準備される。基板1は、表面と裏面とを備える。基板1に砒化ガリウムや、後述するシリコンを用いることは、工業的品質の安定性、入手の容易さの点で、あるいは他のチップとの混載を行う場合に熱膨張係数差を小さく抑えることができる点で好ましい。

【0030】次に、基板1の表面上に支持体2が形成される。支持体2は、窒化シリコン膜3と酸化シリコン膜4とからなる。窒化シリコン膜3は、シランガスとアンモニアガスを原料に用い、成膜温度が約300℃のプラズマCVD法により形成される。窒化シリコン膜3の膜厚は、約200nmである。かかる窒化シリコン膜3は、後述する基板1のエッチング時のエッチングストップ層として働く。支持体2中のエッチングストップ層としては、フッ酸以外の酸性溶液に対しては酸化シリコンが、その他の溶液に対しては窒化シリコンが、化学的耐性、製造の容易さの観点から好ましい。

【0031】また、酸化シリコン膜4は、シランガスと酸素ガスを原料に用い、成膜温度が約300℃のプラズマCVD法により形成される。酸化シリコン膜4の膜厚は約2000nmである。

【0032】支持体2中の絶縁膜には、酸化シリコン膜4を用いるのが、低損失であり、十分な絶縁性を持っており、製造方法も容易でありことから好ましい。パルク超音波型素子においては、例えば膜厚が数μmのような、極めて厚い絶縁膜が必要となるが、酸化シリコン膜を絶縁膜に用いることにより容易に対応できる。

【0033】次に、酸化シリコン膜4上に、密着膜として膜厚が約50nmのチタン層、主電極膜として膜厚が約200nmのイリジウム層の2層構造からなる下部電極用薄膜が形成される。下部電極用薄膜は、RFマグネトロンスパッタ法を用いて、成膜温度約600℃で形成される。

【0034】下部電極用薄膜5上には、チタン酸鉛の圧電体薄膜6が形成される。圧電体薄膜6は、アルゴンガスと酸素ガスを、各流量を90ccmと10ccmとして混合したガス中で、成膜圧力約1Pa、基板温度約600℃の条件で、RFマグネトロンスパッタ法により形成される。ターゲットには、鉛20mol%過剰のチタン酸鉛のターゲットが用いられる。

【0035】圧電体薄膜6は、例えば0.45・PbO-0.03・CaO-0.48・TiO<sub>2</sub>-0.04・La<sub>2</sub>O<sub>3</sub>で表される組成を有し、膜厚は約1μmである。

【0036】次に、圧電体薄膜6の上に、密着層として膜厚が約30nmのチタン層、主電気伝導層として膜厚が約70nmのパラジウム層の2層構造からなる上部電極用薄膜が電子ビーム蒸着法により形成される。続いて、リフトオフ法を用いて不要な部分の上部電極用薄膜を除去し、100μm×50μmの上部薄膜電極7が形成される。

【0037】次に、レジストマスクを用いて、約70℃の、塩酸と硝酸との混合溶液により不要部分の圧電帯薄膜5がエッチング除去され、200μm×100μmの形状となる。更に、イオンミリング法を用いて、下部電極用薄膜がパターンニングされ、下部薄膜電極8が形成される。同時に、圧電帯薄膜5の外部の基板1上に、上部電極用パッド部9と下部電極用パッド部10とが形成される。

【0038】次に、上部薄膜電極7と上部薄膜電極用パッド9との間に、レジスト層が形成された後、膜厚が約20μmの金めっき層が形成される。続いて、レジスト層が除去され、金めっき層からなる架橋部11が形成される。上部薄膜電極7と上部薄膜電極用パッド9とは、架橋部11により電気的に接続される。以上の工程で、上部構造の形成が完了する。

【0039】次に、基板1を裏面から研磨し、約200μmの厚さに薄板化する。続いて、所定の領域にレジストマスクを形成した後、硫酸溶液を用いて、基板1を裏面からエッチングして、基板除去部12が形成される。基板1のエッチングは、窒化シリコン膜3がエッチングストップ層となるため、窒化シリコン膜3の裏面が露出した状態で停止する。これにより、圧電体薄膜素子100の基本構成が形成される。

【0040】基板除去部12の形成工程では、多くの場合、数100μmの厚さの基板1を除去する必要があるため、ウェットエッチングが適している。ドライエッチ

ングにより除去する場合には、工程に長時間を要し、また、深い孔加工をする場合には、エッチング孔の横方向への広がりを防ぐために、加工孔側壁に耐エッチング性材料を適宜コーティングする必要がある。なお、ウエットエッチングでは、エッチングストップ層がエッチング液に対して化学的耐性を持っているため、エッチングプロセスをエッチングストップ層で止めることが容易である。これに対して、ドライエッチングではオーバーエッチングが発生しやすく、加工条件設定に注意が必要となる。

【0041】かかる製造工程により得られた圧電体薄膜素子100は共振器である。ウエハ状態のまま（図示せず）、オンウエハで素子特性を測定したところ、共振周波数は、1.545GHzであった。このウエハの裏面が被エッチング面となるように、イオンミリング装置にウエハをセットし、 $C_2F_6$ 及び酸素ガスの流量をそれぞれ約50ccm、約50ccmに設定して、200Wの条件でウエハを裏面からエッチングした。かかるエッチング工程では、基板除去部12の内部に露出した窒化シリコン膜3がエッチングされ、減肉部13が形成される。30秒間エッチングすることにより、600Åの窒化シリコン膜3をエッチングした。これにより、圧電体薄膜素子100の共振周波数は、1.570GHzへと変化し、窒化シリコン膜3をエッチングして、減肉部13を形成することにより、圧電体薄膜素子100の共振周波数の微調整が可能であることが分かった。なお、支持体2を酸化シリコン膜4のみから形成し、酸化シリコン膜4をエッチング停止層として用いた後に、減肉部13を形成した場合も、同様に、共振周波数の調整が可能であった。

【0042】このような周波数調整のための支持体のエッチング、即ち減肉部13の形成は、エッチング深さとして数10Å後半～数100Å程度であり、エッチング量の制御を高精度に行う必要がある。このため、かかる工程には、イオンミリング、反応性イオンミリング等のドライエッチングを用いることが好ましい。

【0043】本実施の形態のように、基板1として砒化ガリウムを用いた場合、基板1のエッチングを硫酸を主体とした酸溶液で行えば、砒化ガリウムの準異方性エッチングにより、基板1を高速にエッチングすることができる。この場合、エッチングストップ層としては、シリコン窒化物、シリコン酸化物、ポロンドープシリコンが好ましい。また、減肉部13の形成は、酸素を含んだ $CF_4$ 、 $C_2F_6$ 、 $CHF_3$ などのフッ化物系ガスを用いて、エッチングストップ層を反応性イオンミリングすれば、エッチング速度を大きくすることができる。

【0044】一方、実施の形態2で後述するように、基板として単結晶シリコンを用いた場合、基板のエッチングをアンモニア水、水酸化カリウムなどの無機アルカリ水溶液、ジエチルアミン、ジメチルエミン、水酸化テト

ラメチルアンモニウムなどの有機アルカリなどの水溶液を主体としたアルカリ溶液で行えば、シリコン単結晶の結晶異方性を利用して、精度良く、高速にエッチングを行うことができる。この場合、エッチングストップ層としては、シリコン窒化物、シリコン酸化物、ポロンドープシリコンが好ましい。また、減肉部の形成は、酸素を混合した $CF_4$ 、 $C_2F_6$ 、 $CHF_3$ などのフッ化炭素系ガスを用いて、エッチングストップ層を反応性イオンミリングすれば、エッチング速度を大きくすることができる。

【0045】このように、本実施の形態にかかる圧電体薄膜素子100では、裏面からのエッチング工程により共振周波数の調整ができるため、製造工程の増加を最小限に抑えて、製造コストを抑制することができる。また、共振周波数の調整時にエッチングする支持体2は、基板1の表面に製造プロセスの初期段階に形成されるため、損失の小さな良質の膜として形成することができ、圧電体薄膜素子100の損失を小さくすることができる。

【0046】実施の形態2。図2に、全体が120で示される、本実施の形態にかかる圧電体薄膜素子を示す。図2(a)は、圧電体薄膜素子120の上面図であり、図2(b)は、図2(a)のII-II線に沿った断面図である。

【0047】図2(a)(b)に示すように、圧電体薄膜素子120の基板21には、面方位が<100>であるシリコンの単結晶基板が用いられている。他の構造は、上述の圧電体薄膜素子100と同じである。

【0048】即ち、基板21の表面上に、窒化シリコン膜23と酸化シリコン膜24とからなる支持体22が設けられている。酸化シリコン膜24上には、チタン層とイリジウム層の2層構造からなる下部薄膜電極25、上部電極用パッド部29及び下部電極用パッド部30が設けられている。下部薄膜電極25上には、チタン酸鉛からなる圧電体薄膜26が設けられている。圧電体薄膜26は、その組成が、例えば $0.45 \cdot PbO - 0.03 \cdot CaO - 0.48 \cdot TiO_2 - 0.04 \cdot La_2O_3$ で表される圧電材料からなる。圧電体薄膜26上には、チタン層、パラジウム層の2層構造からなる上部薄膜電極27が設けられている。上部薄膜電極27と上部電極用パッド部29との間は、架橋部31で電気的に接続されている。

【0049】次に、圧電体薄膜素子120の製造方法について説明する。上部構造の製造工程は、上述の圧電体薄膜素子100の製造方法と同じである。上部構造を形成した後に、基板21が裏面から研磨され、膜厚が約200μmになるまで薄板化される。続いて、レジストマスクが形成された後、約70℃の10wt%水酸化カリウム水溶液を用いて、基板21が裏面からエッチングされ、基板除去部32が形成される。基板21のエッチングで

10

20

30

40

50



は、窒化シリコン膜23がエッチングストップ層となる。これにより、圧電体薄膜素子120の基本構成が得られる。ウエハ状態のまま、圧電体薄膜素子120の素子特性を測定したところ、共振周波数は1.525 GHzであった。

【0050】次に、このウエハの裏面が被エッチング面となるように、イオンミリング装置にウエハをセットし、CHF<sub>3</sub>及び酸素ガスの流量をそれぞれ約50ccm、約50ccmに設定して、200Wの条件でウエハを裏面からエッチングした。かかるエッチング工程では、基板除去部32の内部に露出した窒化シリコン膜33がエッチングされ、減肉部33が形成される。15秒間エッチングすることにより、300Åの窒化シリコン膜23をエッチングした。これにより、圧電体薄膜素子120の共振周波数は、1.540GHzへと変化し、窒化シリコン膜23をエッチングして、減肉部33を形成することにより、圧電体薄膜素子120の共振周波数の調整が可能であることが分かった。なお、支持体22を酸化シリコン膜24のみから形成しても構わない。

【0051】実施の形態3、図3に、全体が140で示される、本実施の形態にかかる圧電体薄膜素子を示す。図3(a)は、圧電体薄膜素子140の上面図であり、図3(b)は、図3(a)のIII-III線に沿った断面図である。

【0052】図3(a)(b)に示すように、圧電体薄膜素子140の基板41には、面方位が<100>であるシリコンの単結晶基板が用いられている。基板41の表面側には、約 $10^{18}$ 個/cm<sup>3</sup>の濃度のボロンを含むボロン含有シリコン膜43が設けられ、これがエッチングストップ層となる。他の構造は、上述の圧電体薄膜素子120と同じである。

【0053】即ち、基板41の表面側にボロン含有シリコン膜43が形成され、その上に酸化シリコン膜44が設けられている。ボロン含有シリコン膜43と酸化シリコン膜44とが支持体42となる。酸化シリコン膜44上には、チタン層とイリジウム層の2層構造からなる下部薄膜電極45、上部電極用パッド部49及び下部電極用パッド部50が設けられている。下部薄膜電極45上には、チタン酸鉛からなる圧電体薄膜46が設けられている。圧電体薄膜46上には、チタン層、パラジウム層の2層構造からなる上部薄膜電極47が設けられている。上部薄膜電極47と上部電極用パッド部49との間は、架橋部51で電気的に接続されている。

【0054】次に、圧電体薄膜素子140の製造方法について説明する。まず、面方位が<100>であるシリコンの単結晶基板41が準備される。基板41は、表面と裏面とを備える。基板41の厚みは、例えば約300μmである。続いて、基板41の表面側に、例えば、イオン注入法を用いてボロンが注入され、ボロン含有シリコン膜43が形成される。ボロンの濃度は、約 $10^{18}$ 個

/cm<sup>3</sup>である。

【0055】次に、上述の圧電体薄膜素子120と同様の製造方法を用いて上部構造が形成される。続いて、基板41が裏面から研磨され、膜厚が約200μmになるまで薄板化される。続いて、レジストマスクが形成された後、約70℃の10wt%水酸化カリウム水溶液を用いて、基板41が裏面からエッチングされ、基板除去部52が形成される。基板41のエッチングでは、ボロンを注入したボロン含有シリコン膜43でエッチング停止する。これにより、圧電体薄膜素子140の基本構成が得られる。ウエハ状態のまま、圧電体薄膜素子140の素子特性を測定したところ、共振周波数は1.513 GHzであった。

【0056】次に、このウエハの裏面が被エッチング面となるように、イオンミリング装置にウエハをセットし、CHF<sub>3</sub>及び酸素ガスの流量をそれぞれ約50ccm、約50ccmに設定して、200Wの条件でウエハを裏面からエッチングした。かかるエッチング工程では、基板除去部52の内部に露出したボロン含有シリコン膜43がエッチングされ、減肉部53が形成される。40秒間エッチングすることにより、300Åのボロン含有シリコン膜43がエッチングされた。これにより、圧電体薄膜素子120の共振周波数は、1.532GHzへと変化し、ボロン含有シリコン膜43をエッチングして、減肉部53を形成することにより、圧電体薄膜素子140の共振周波数の調整が可能であることが分かった。

【0057】実施の形態4、本実施の形態では、実施の形態2に示した圧電体薄膜素子120において、圧電体薄膜26の組成のみを変えた。圧電体薄膜の組成は、(PbO)<sub>1-x</sub> · (CaO)<sub>x</sub> · (TiO<sub>2</sub>)<sub>z</sub> · (La<sub>2</sub>O<sub>3</sub>)<sub>y</sub>からなる。

【0058】圧電体薄膜26は、RFマグネトロンスパッタ法により、成膜温度600~640℃で形成した。スパッタターゲットには、添加物(カルシウム、ランタン)を含む種々の組成のチタン酸鉛が用いられた。スパッタガスには、アルゴンガスと酸素ガスを、それぞれの流量を90ccm、10ccmとした混合ガスが用いられた。スパッタ条件は、成膜圧力が約1Pa、基板温度が約600℃である。形成されたチタン酸鉛の膜厚は、約1μmであった。

【0059】種々の組成の圧電体薄膜26を有する圧電体薄膜素子は、ウエハ状態のまま、オンウエハで、素子特性が測定された。測定された圧電体薄膜素子の共振周波数は、1.510~1.532GHzの範囲内であった。これらの共振挙動を、等価回路によりフィッティングして、圧電体薄膜素子の素子パラメータを求め、各組成の圧電体薄膜26の電気機械結合係数(k<sub>2</sub>)、品質係数(Q)を求めた。また、圧電体薄膜素子の形成に先立ち、走査型電子顕微鏡を用いて圧電体薄膜の破断面の

組織観察を行い、圧電体薄膜の密度（膜中の細孔の有無）を評価した。圧電体薄膜の組成については、同じ条件で形成した膜を用いて、ICP法により求めた。また、細孔密度は、破断面の組織の画像処理により、存在面積比率の算出を行って求めた。

【0060】かかる結果を表1に示す。表1において、圧電体薄膜の組成は、 $(PbO)_a \cdot (CaO)_b \cdot *$

$(TiO_2)_c \cdot (La_2O_3)_d$  で表され、a、b、c、dは、各酸化物の組成である。特性k2は、電気機械結合係数であり、特性Qは、品質係数（損失の逆数）である。細孔の比率は、圧電体薄膜の破断面の組織観察から算出したものである。

【0061】

【表1】

試料No.	組成				特性 k2	Q	細孔の比率	備考
	a	b	c	d				
1	0.50	0.00	0.50	0.00	0.040	70	0.05	*比較例
2	0.50	0.00	0.50	0.01	0.042	75	0.02	*比較例
3	0.49	0.00	0.49	0.02	0.060	110	0	
4	0.48	0.00	0.48	0.05	0.065	120	0	
5	0.45	0.00	0.45	0.09	0.051	120	0	
6	0.43	0.00	0.43	0.15	0.038	80	0	*比較例
7	0.48	0.01	0.49	0.02	0.077	120	0	
8	0.43	0.05	0.48	0.05	0.080	110	0	
9	0.37	0.12	0.49	0.02	0.051	120	0	
10	0.35	0.11	0.45	0.09	0.050	75	0	
11	0.31	0.13	0.45	0.11	0.035	70	0	*比較例
12	0.48	0.02	0.50	0.01	0.040	70	0.015	*比較例

【0062】表1から明らかなように、ランタン（組成d）およびカルシウム（組成b）を添加した圧電体薄膜（チタン酸鉛膜）は、特定の組成において細孔が認められない緻密な組織を有する（試料No. 3-5、7-10）。また、ランタン、カルシウムを添加しないチタン酸鉛膜（試料No. 1）よりも、優れた電気機械結合係数（k2）と、大きな品質係数Q値を示し、優れた特性を有することがわかる

【0063】なお、素子特性の比較は、同一素子構造により行ったものである。即ち、圧電体薄膜素子の特性に対しては、圧電体薄膜の組成等以外にも、支持体等の素子構造が影響する。従って、本実施の形態では、同じ素子構造の圧電体薄膜素子を形成して、圧電体薄膜の材料の優劣を検討した。また、備考欄に示したように、試料No. 1、2、6、11、12の圧電体薄膜素子は比較例である。

【0064】

【発明の効果】以上の説明から明らかなように、本発明にかかる圧電体薄膜素子では、損失が小さく、素子特性

のはらつきの少ない、共振周波数の微調整が可能な圧電体薄膜素子を提供することができる。

【0065】また、このような圧電体薄膜素子を低コストで製造できる製造方法を提供することができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1にかかる圧電体薄膜素子である。

【図2】 本発明の実施の形態2にかかる圧電体薄膜素子である。

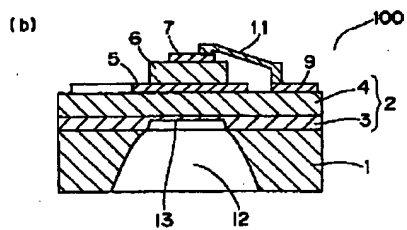
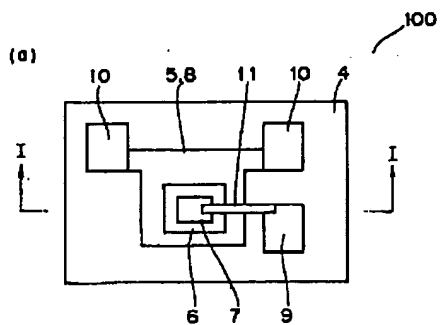
【図3】 本発明の実施の形態3にかかる圧電体薄膜素子である。

【図4】 従来構造の圧電体薄膜素子である。

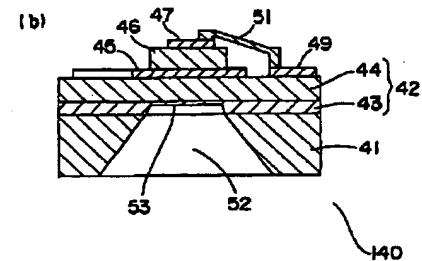
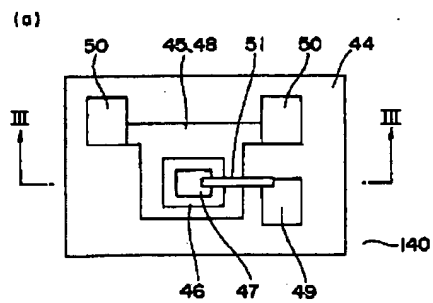
【符号の説明】

1 基板、2 支持体、3 窒化シリコン膜、4 酸化シリコン膜、5 下部薄膜電極、6 圧電体薄膜、7 上部薄膜電極、9 上部電極用パッド部、10 下部電極用パッド部、11 架橋部、12、基板除去部、13 減肉部、100 圧電体薄膜素子。

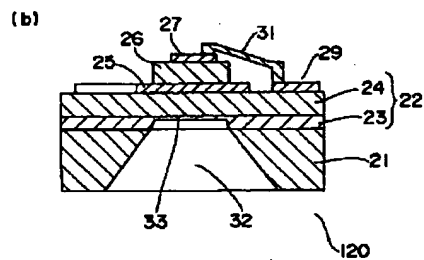
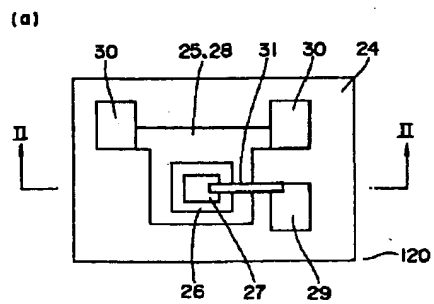
【図1】



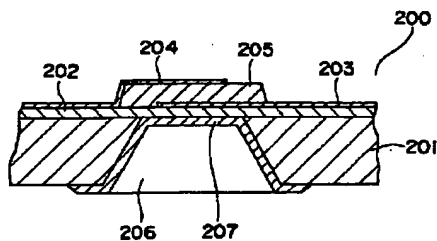
【図3】



【図2】



【図4】



フロントページの続き

(51)Int.Cl. <sup>7</sup>	識別記号	F I	キーワード(参考)
H 0 3 H 9/02		H 0 1 L 41/22	Z
(72)発明者 宮下 章志		(72)発明者 野崎 歩	
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内		東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内	
(72)発明者 三須 幸一郎		Fターム(参考) 5J108 BB04 CC04 CC11 EE03 FF01	
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内		FF11 GG03 KK05 MM04	

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT OR DRAWING
- BLURRED OR ILLEGIBLE TEXT OR DRAWING
- SKEWED/SLANTED IMAGES
- COLOR OR BLACK AND WHITE PHOTOGRAPHS
- GRAY SCALE DOCUMENTS
- LINES OR MARKS ON ORIGINAL DOCUMENT
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**